

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-162185

(43)Date of publication of application : 20.06.1997

(51)Int.Cl.

H01L 21/318

H01L 21/316

(21)Application number : 07-316553

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 05.12.1995

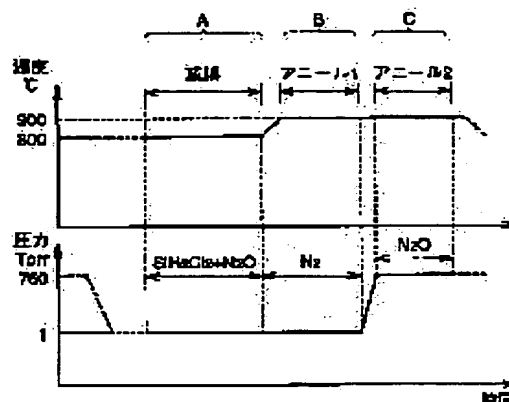
(72)Inventor : OGATA KAN  
KOBAYASHI KIYOTERU

## (54) FABRICATION OF SEMICONDUCTOR DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain a method for forming an insulation layer excellent in insulation characteristics by reducing the trap site.

**SOLUTION:** A silicon oxide is deposited on a semiconductor substrate through the reaction of dichlorosilane and nitrogen suboxide. Subsequently, annealing 1 is carried out at 900°C in N<sub>2</sub> atmosphere of 1Torr followed by annealing 2 at 900°C in N<sub>2</sub>O atmosphere of atmospheric pressure. Consequently, H is detached from Si-OH bond and Si-H bond and O or N is bonded to the end thereof. Consequently, the trap site is reduced and a silicon oxide excellent in electric characteristics can be deposited.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

**BEST AVAILABLE COPY**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-162185

(43) 公開日 平成9年(1997)6月20日

(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/318		H 0 1 L 21/318	C
	21/316		21/316	X
				P

審査請求 未請求 請求項の数5 O L (全 6 頁)

(21) 出願番号 特願平7-316553

(22) 出願日 平成7年(1995)12月5日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 緒方 宗

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72) 発明者 小林 清輝

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

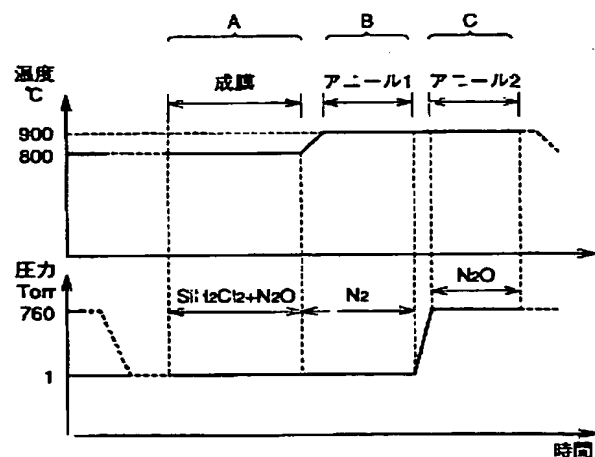
(74) 代理人 弁理士 深見 久郎 (外3名)

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 トラップサイトを低減し、絶縁特性に優れた絶縁膜を形成する方法を得る。

【解決手段】 ジクロロシランと亜酸化窒素を含むガスを反応させて半導体基板上にシリコン酸化膜を形成する。引続き、1 TorrのN<sub>2</sub> 雰囲気中で温度900℃のアニール1を施し、さらに、大気圧のN<sub>2</sub> O 雰囲気中で温度900℃のアニール2を施す。これにより、Si-OH結合、Si-H結合からHが脱離し、その結合端にOまたはNが結合する。このため、トラップサイトが減少し、電気的特性に優れたシリコン酸化膜を形成することができる。



1: シリコン基板      4: ポリシリコン膜  
2: シリコン酸化膜    5: 窒素イオン注入  
3: 紫外線

BEST AVAILABLE COPY

(2)

特開平9-162185

## 【特許請求の範囲】

【請求項1】 半導体基板上にSiとOを含む絶縁膜を成膜した後、前記半導体基板に、圧力1 Torr以下の不活性ガス雰囲気中の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第1の熱処理をする工程と、

前記第1の熱処理後、さらに、圧力1 Torr以上大気圧以下のNOまたはN<sub>2</sub>O雰囲気中の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第2の熱処理をする工程とを含む半導体装置の製造方法。

【請求項2】 半導体基板上にSiとOを含む絶縁膜を成膜した後、前記半導体基板に、圧力10<sup>-3</sup> Torr以下の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第1の熱処理をする工程と、

前記第1の熱処理後、さらに、圧力1 Torr以上大気圧以下のNOまたはN<sub>2</sub>O雰囲気中の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第2の熱処理をする工程とを含む半導体装置の製造方法。

【請求項3】 前記第2の熱処理の後、さらに、大気圧のO<sub>2</sub>またはO<sub>3</sub>雰囲気中において、温度600℃以上1000℃以下の下で、紫外線を照射する工程を含む、請求項1または2に記載の半導体装置の製造方法。

【請求項4】 半導体基板上にSiとOを含む絶縁膜を成膜した後、前記半導体基板に、圧力1 Torr以下の不活性ガス雰囲気中の下、または、圧力10<sup>-3</sup> Torr以下の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の熱処理をする工程と、

前記熱処理後、さらに、大気圧のO<sub>2</sub>またはO<sub>3</sub>雰囲気中において、温度600℃以上1000℃以下の下で、紫外線を照射する工程とを含む半導体装置の製造方法。

【請求項5】 半導体基板上にSiとOを含む絶縁膜を成膜した後、前記半導体基板を、圧力1 Torr以下の不活性ガス雰囲気中の下、または、圧力10<sup>-3</sup> Torr以下の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第1の熱処理をする工程と、前記第1の熱処理の後、前記絶縁膜上に導電性膜を形成する工程と、

前記導電性膜を形成した後、前記導電性膜に、Nをイオン注入する工程と、

第2の熱処理によって、Nを前記絶縁膜に熱拡散する工程と、

をする工程とを含む半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この方法は半導体装置の製造方法に関し、特に、電気的特性や長期信頼性に優れた絶縁膜の形成方法に関するものである。

## 【0002】

【従来の技術】 半導体デバイスのゲート絶縁膜は、その半導体デバイスの電気的特性や信頼性を決める重要な要

素の1つである。半導体デバイスの高集積化、高性能化に伴い、特に、ゲート絶縁膜においてその薄膜化が要求されている。

【0003】 このようなゲート絶縁膜に対して要求される特性として、ULTRA CLEAN TECHNOLOGY 第7巻 第3号 1995 P4(136)には、初期耐圧不良がないこと、F-Nストレスやホットキャリアストレスに対して電気的特性の変化が少ないことや、ブレークダウンが起こらないなどの信頼性が高いことが挙げられている。つまり、ゲート絶縁膜中の原子の未結合部や構造不整部、HやOHを含めた不純物が関与したトラップサイトの発生を抑えることが重要であると述べられている。

【0004】 ゲート絶縁膜の形成には、熱酸化法が用いられ、拡散した酸化種がシリコン基板界面において反応して酸化膜が形成される。その酸化種が酸素であればドライ酸化であり、水蒸気であればウェット酸化であり、いずれも、シリコン原子の間に酸素原子が割り込むことによってSi-O-Si結合が形成される。

【0005】 ところが、このようにして形成される酸化膜の体積はシリコン体積の約2.2倍に膨張することにより、酸化膜側では圧縮応力が働き、シリコン基板側では引張り応力が働く。このため、シリコン基板との界面付近における酸化膜のSi-Oの網目構造はバルクのSi-O網目構造と比べて歪みを持っている。

【0006】 このような歪んだ構造不整部においては、シリコン原子は通常4配位のところ、電子を取込んで容易に5〜6配位となる。ここへ、電気的なストレスが与えられると、酸素原子は余分の電子を取込んでSi-O網目構造から脱離する。このようにして、残されたシリコン原子同士が結びつき、トラップサイトの要因の1つであるSi-Si結合が形成される。このSi-Si結合は伝導電子を有するため、絶縁性が損なわれ、酸化膜の信頼性が低下する。

【0007】 ゲート絶縁膜は、熱酸化法以外にCVD (Chemical-Vapor-Deposition) 法によっても形成される。たとえば、ジクロロシラン (SiH<sub>2</sub>Cl<sub>2</sub>) とアンモニア (NH<sub>3</sub>) とを含むガスを反応させてシリコン窒化膜を形成したり、あるいは、モノシラン (SiH<sub>4</sub>) と亜酸化窒化 (N<sub>2</sub>O) とを含むガスを反応させ、シリコン酸化膜を形成したりする方法が広く使われている。

【0008】 このようにして形成されたシリコン窒化膜中やシリコン酸化膜中には、原料ガスの反応過程で生じるH<sub>2</sub>OあるいはHが取込まれている。その結果、膜中にはSi-H結合やSi-OH結合が存在し、これらもトラップサイトの原因の1つになっている。

【0009】 このように、トラップサイトの要因となるSi-Si結合、Si-H結合あるいはSi-OH結合を抑制するため、成膜形成条件そのものや、成膜装置に

(3)

特開平9-162185

まで踏み込んだ評価が行なわれている。

【0010】同文献には、Si-Si結合を抑制する手段として、この結合を有する不整部へ3配位のN原子を導入することが有効であると述べている。このことは、Siに結合したHやOHもN原子で置き換えれば、トラップサイトの低減に有効であると考えられる。

【0011】

【発明が解決しようとする課題】以上説明したように、絶縁膜の形成時に基板との界面付近において、体積膨張率の違いにより構造的な歪みを生じたり、成膜中に反応副生成物であるHやH<sub>2</sub>Oを膜中に取込むなどして、その結果、絶縁耐性などの絶縁膜の電気的特性が損なわれる。このため、半導体デバイスの長期信頼性が劣化する問題があった。この問題に対し、同文献により膜中にN原子を導入することが有効であるとの知見を得た。そこで、この知見に基づき本発明は、絶縁膜中に形成されたSi-H結合、Si-OH結合あるいはSi-Si結合を低減して、絶縁耐性を向上し、電気的特性や長期信頼性に優れた絶縁膜の製造方法を得ることを目的とする。

【0012】

【課題を解決するための手段】上記課題を解決するための請求項1に記載の本発明の半導体装置の製造方法は、半導体基板上に、シリコンと酸素を含む絶縁膜を成膜した後、この半導体基板に、圧力1 Torr以下の不活性ガス雰囲気中の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第1の熱処理をする。その第1の熱処理後、さらに、圧力1 Torr以上大気圧以下のNOまたはN<sub>2</sub>O雰囲気中の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第2の熱処理をする。

【0013】この製造方法によれば、第1の熱処理により成膜中に取込まれ、絶縁膜中に存在するSiと結合したHが脱離する。第2の熱処理により、脱離したHの後にはNやOが結合する。

【0014】このため、SiとOの網目構造中にSi-NあるいはSi-O結合が形成され、トラップサイトが低減する。

【0015】したがって、電気的特性に優れた絶縁膜を形成することができる。請求項2に記載の本発明の半導体装置の製造方法は、半導体基板上にSiとOを含む絶縁膜を堆積した後、この半導体基板を、圧力10<sup>-3</sup> Torr以下の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第1の熱処理をする。その第1の熱処理後、さらに、圧力1 Torr以上大気圧以下のNOまたはN<sub>2</sub>O雰囲気中の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の第2の熱処理をする。

【0016】この製造方法によれば、第1の熱処理により、絶縁膜中のHが容易に脱離する。第2の熱処理により、Si-N結合あるいはSi-O結合が形成され、ト

ラップサイトが低減する。

【0017】したがって、電気的特性に優れた絶縁膜を形成することができる。請求項1または2の記載において、請求項3に記載のように、第2の熱処理の後、さらに、大気圧のO<sub>2</sub>またはO<sub>3</sub>雰囲気中において、温度600℃以上1000℃以下の下で、紫外線を照射してもよい。

【0018】そのような場合には、絶縁膜中のSi-Si結合が切断され、その結合端にOが結合する。

【0019】したがって、トラップサイトが低減し電気的特性に優れた絶縁膜を形成することができる。

【0020】請求項4に記載の本発明の半導体装置の製造方法は、半導体基板上にSiとOを含む絶縁膜を成膜した後、この半導体基板を、圧力1 Torr以下の不活性ガス雰囲気中の下、または、圧力10<sup>-3</sup> Torr以下の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の熱処理をする。その熱処理後、さらに、大気圧のO<sub>2</sub>またはO<sub>3</sub>雰囲気中において、温度600℃以上1000℃以下の下で、紫外線を照射する。

【0021】この製造方法によれば、熱処理により、絶縁膜中のHが容易に脱離する。さらに、紫外線の照射によりSi-Si結合が切断される。O<sub>2</sub>またはO<sub>3</sub>によってSi-O結合が形成され、トラップサイトが低減する。

【0022】したがって、電気的特性などの信頼性に優れた絶縁膜を形成することができる。

【0023】請求項5に記載の本発明の半導体装置の製造方法は、半導体基板上にSiとOを含む絶縁膜を成膜した後、この半導体基板に、圧力1 Torr以下の不活性ガス雰囲気中の下、または、圧力10<sup>-3</sup> Torr以下の下で、時間5分以上30分以下、温度成膜温度以上1000℃以下の熱処理をする。その第1の熱処理の後、絶縁膜上に導電性膜を形成する。その導電性膜を形成した後、導電性膜にNをイオン注入する。その後、第2の熱処理を施し、Nを絶縁膜中へ熱拡散させる。

【0024】この製造方法によれば、Nのイオン注入において、絶縁膜上に形成された導電性膜により、絶縁膜下へNイオンが突き抜けるのが防止される。このため、絶縁膜下の半導体基板中の不純物濃度が変動するようなことはない。そして、絶縁膜中にはSi-N結合が形成されトラップサイトが低減する。また、この導電性膜に印加する電圧によって、絶縁膜を介して半導体基板内の電子または正孔の流れを制御することができる。

【0025】したがって、電気的特性に優れた信頼性の高い半導体装置を形成することができる。

【0026】

【発明の実施の形態】

（実施の形態1）本発明の実施の形態1として、一連の処理シーケンスを示す図1および関連図を参照しながら説明する。

(4)

特開平9-162185

【0027】まず、材料ガスとして、ジクロロシラン ( $\text{SiH}_2\text{Cl}_2$ ) と亜酸化窒素 ( $\text{N}_2\text{O}$ ) とを用い、半導体基板上にシリコン酸化膜を、図1中Aに示すように、 $\text{SiH}_2\text{Cl}_2$  流量100sccm、 $\text{N}_2\text{O}$  流量300sccm、圧力1Torr、温度800℃の条件の下で形成する。

【0028】このようにして、図2に示すように、半導体基板1上に形成されたシリコン酸化膜2中には、反応副生成物であるHや $\text{H}_2\text{O}$ が取込まれたり、あるいは半導体基板1との界面付近で不整合が発生したりする。これらは、図3中A、BおよびCに示すように、それぞれ、 $\text{Si-H}$ 結合、 $\text{Si-OH}$ 結合および $\text{Si-Si}$ 結合として存在する。

【0029】次に、成膜終了後、材料ガスの供給を止める。引続いて、同じ成膜装置内で半導体基板の温度が、成膜温度より100℃高い900℃になるように昇温するとともに、 $\text{N}_2$ を導入する。昇温後、図1中Bに示すように、圧力1Torrの $\text{N}_2$ 雰囲気中の下でアニール1を行なう。

【0030】このとき、図4中Dに示すように、シリコン酸化膜中に存在していた $\text{Si-H}$ 結合および $\text{Si-OH}$ 結合のHが脱離する。

【0031】なお、このような脱離は、 $\text{H}_2$  または $\text{H}_2\text{O}$ の放出として観測され、TDS (Thermal-Desorption-Spectroscopy) により評価することができる。

【0032】このシリコン酸化膜を用い、800℃、900℃および1000℃における脱ガス量を評価したところ、 $\text{H}_2$  放出量は、800℃が最も多く、900℃、1000℃と温度が上昇するに従い減少した。また、 $\text{H}_2\text{O}$ の放出量は、800℃が最も多く、900℃および1000℃ではほとんど認められず、バックグラウンドのレベルであった。

【0033】この結果より、脱離は低くても成膜温度以上、高くても実使用温度レベルである1000℃以下の温度範囲で行なうのが好ましいことがわかった。

【0034】この結果に基づき、以下すべての実施の形態において説明するアニール1、アニール2およびアニール3の熱処理温度は成膜温度以上1000℃以下で行ない、熱処理時間は、熱による不純物の拡散によってデバイスの電気的特性に影響を与えないように、成膜温度であれば30分以内が望ましく、1000℃であれば、熱処理の制御性も考慮し、最低5分が望ましいことから、5分以上30分以下の時間範囲で行なった。

【0035】次に、図1中Cに示すように、 $\text{N}_2\text{O}$  流量10slm、温度900℃、大気圧の下で30分間アニール2を行なう。この工程により、図4中Dにおいて、Hとの結合が切られたSiの結合端にNやOが結合し、図5中Eに示すように、 $\text{Si-O}$ 結合や $\text{Si-N}$ 結合が形成される。このため、膜中のトラップサイトが減少し、絶縁特性などの電気的特性の優れた信頼性の高いシ

リコン酸化膜を形成することができる。

【0036】また、アニール2において、 $\text{N}_2\text{O}$  圧力が大気圧の場合について説明したが、1Torrまでの減圧状態で処理しても同様の効果を得ることができる。

【0037】以上の工程において、成膜からアニール2まで同一装置内で行なうことができるので、処理能力の向上を図ることができる。

【0038】また、アニール1の代わりに、図6中Dに示すように、 $10^{-3}$ Torr以下の真空中において、アニールするアニール3の工程を行なってもアニール1と同様に、 $\text{Si-H}$ 結合および $\text{Si-OH}$ 結合を切ることができる。この後、アニール2の工程を行なうことにより $\text{Si-O}$ 結合および $\text{Si-N}$ 結合が形成され、信頼性の高いシリコン酸化膜を形成することができる。

【0039】なお、アニール1において $\text{N}_2$ を用いたが、 $\text{N}_2$ 以外の他の不活性ガスを用いてもよい。またアニール2において $\text{N}_2\text{O}$ を用いたが、 $\text{NO}$ を用いてもよい。

【0040】(実施の形態2) 実施の形態1において、アニール2の工程を同一装置内の熱処理として行なったが、他の装置を用いて紫外線を照射しながら熱処理を施してもよい。

【0041】すなわち、図1に示すアニール1の後、または図6に示すアニール3の後、 $\text{O}_2$  流量5slm、ガス圧力大気圧、温度600℃の下で、図7に示すように、入射パワー300Wの波長254nmの紫外線3を、シリコン酸化膜2に10分間照射する。

【0042】このとき、紫外線3はシリコン酸化膜2中の $\text{Si-Si}$ 結合を切る。一方、 $\text{O}_2$ からは紫外線により活性な $\text{O}_3$ が発生する。この $\text{O}_3$ は、図8中Fで示すように、 $\text{Si-Si}$ 結合が切られた結合端やHが脱離した後の結合端に結合し、 $\text{Si-O}$ 結合を形成する。

【0043】このとき、600℃より低い温度では、この $\text{Si-O}$ 結合が十分に形成されないことが実験によりわかっている。このため、熱処理の温度は600℃以上が望ましく、上限は実使用レベルである1000℃が望ましい。

【0044】以上のようにして、シリコン酸化膜中のトラップサイトが低減し、信頼性の高いシリコン酸化膜を形成することができる。

【0045】なお、アニール2の後に、上述した紫外線照射を行なっても同様の効果を得ることができる。

【0046】(実施の形態3) 以上の実施の形態においては、シリコン酸化膜形成に引続き、所定の熱処理を施す工程について説明したが、シリコン酸化膜上に導電性膜を形成した後でも同様の信頼性を有するシリコン酸化膜を形成することができる。

【0047】まず、シリコン酸化膜を成膜し、図1または、図6に示すような各々アニール1またはアニール3の後、図9に示すようにポリシリコン膜4を1000～

(5)

特開平9-162185

2000Å形成する。次に、図10に示すように、注入エネルギー10keV、ドーズ量 $5 \times 10^{15} \text{ atoms/cm}^2$ の条件でNをポリシリコン膜4上からイオン注入5する。注入後、半導体基板1を温度850℃の下30分間熱処理を施す。注入および熱処理によって、シリコン酸化膜2中に熱拡散したNは、図11中Gに示すように、Siの結合端に結合し、Si-N結合を形成する。

【0048】このため、シリコン酸化膜中のトラップサイトが低減された信頼性の高いシリコン酸化膜を形成することができる。

【0049】なお、以上の実施の形態においては、アニール1を行なう場合N<sub>2</sub>を用いているが、N<sub>2</sub>以外の他の不活性ガスを用いてもよい。また、シリコン酸化膜を形成する場合について説明したが、ジクロロシランとアンモニア(NH<sub>3</sub>)とを用いてCVD法によりシリコン窒化膜を形成する場合でもよい。また、アンモニアの代わりにヒドラジン(N<sub>2</sub>H<sub>4</sub>)やジクロロシランの代わりにモノシラン(SiH<sub>4</sub>)を用いてもよい。さらに、ポリシリコン膜の代わりに導電性を有するように不純物を含むポリシリコン膜やNをドーパしたポリシリコン膜を用いてもよい。

【0050】以上のようにして形成されたシリコン酸化膜は、たとえば、ゲート絶縁膜として適用することができ、絶縁特性などの電気的特性に優れた信頼性の高いゲート絶縁膜を形成することができる。また、シリコン窒化膜は、たとえばメモリデバイスのメモリセルのキャパシタ絶縁膜として適用することができ、リーク電流を防ぎ、電荷保持特性に優れたメモリデバイスを形成することができる。

【0051】なお、今回開示された実施の形態はすべての点で例示であって、制限的なものではないと考えられ

るべきである。本発明の範囲は上記で説明した範囲ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲でのすべての変更が含まれることが意図される。

#### 【図面の簡単な説明】

【図1】 本発明の実施の形態1に係る半導体装置の製造方法の処理シーケンスの一例を示す図である。

【図2】 本発明の実施の形態1に係る半導体装置の製造方法の1工程を示す断面図である。

【図3】 本発明の実施の形態1において、シリコン酸化膜の結合状態の一例を示す図である。

【図4】 本発明の実施の形態1において、シリコン酸化膜の結合状態の他の例を示す図である。

【図5】 本発明の実施の形態1において、シリコン酸化膜の結合状態のさらに他の例を示す図である。

【図6】 本発明の実施の形態1において、半導体装置の製造方法の処理シーケンスの他の例を示す図である。

【図7】 本発明の実施の形態2に係る半導体装置の製造方法の1工程を示す断面図である。

【図8】 本発明の実施の形態2において、シリコン酸化膜の結合状態の一例を示す図である。

【図9】 本発明の実施の形態3に係る半導体装置の製造方法の1工程を示す断面図である。

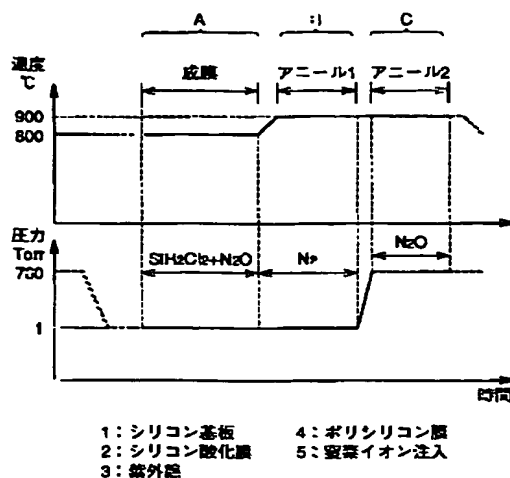
【図10】 本発明の実施の形態3において、図9に示す工程の後に行なわれる工程を示す断面図である。

【図11】 本発明の実施の形態3において、シリコン酸化膜の結合状態の一例を示す図である。

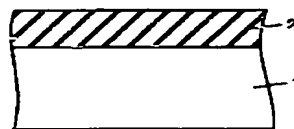
#### 【符号の説明】

- 1 シリコン基板、2 シリコン酸化膜、3 紫外線、  
4 ポリシリコン膜、5 窒素イオン注入。

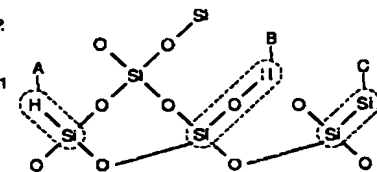
【図1】



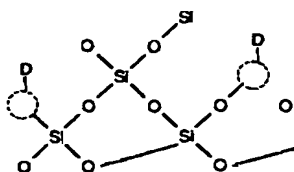
【図2】



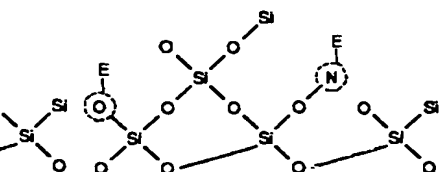
【図3】



【図4】



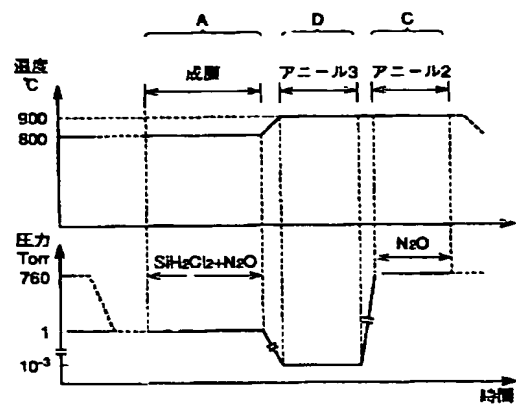
【図5】



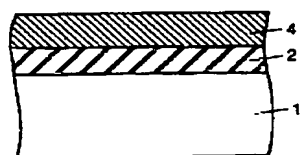
(6)

特開平9-162185

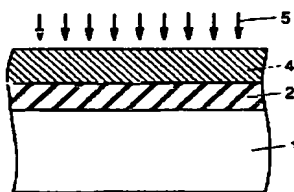
【図6】



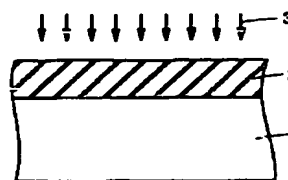
【図9】



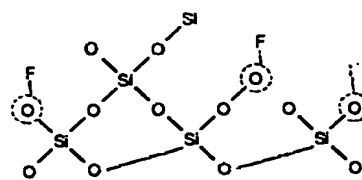
【図10】



【図7】



【図8】



【図11】

